

Atlas 200I A2 加速模块

# 技术白皮书

文档版本 03  
发布日期 2023-10-25



**版权所有 © 华为技术有限公司 2023。保留一切权利。**

非经本公司书面许可，任何单位和个人不得擅自摘抄、复制本文档内容的部分或全部，并不得以任何形式传播。

## 商标声明



HUAWEI 和其他华为商标均为华为技术有限公司的商标。

本文档提及的其他所有商标或注册商标，由各自的所有人拥有。

## 注意

您购买的产品、服务或特性等应受华为公司商业合同和条款的约束，本文档中描述的全部或部分产品、服务或特性可能不在您的购买或使用范围之内。除非合同另有约定，华为公司对本文档内容不做任何明示或暗示的声明或保证。

由于产品版本升级或其他原因，本文档内容会不定期进行更新。除非另有约定，本文档仅作为使用指导，本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。

# 华为技术有限公司

地址： 深圳市龙岗区坂田华为总部办公楼 邮编： 518129

网址： <https://e.huawei.com>

# 安全声明

## 产品生命周期声明

华为公司对产品生命周期的规定以“产品生命周期终止政策”为准，该政策可参考华为公司官方网站的网址：<https://support.huawei.com/ecolumnsweb/zh/warranty-policy>。

## 漏洞声明

华为公司对产品漏洞管理的规定以“漏洞处理流程”为准，该政策可参考华为公司官方网站的网址：<https://www.huawei.com/cn/psirt/vul-response-process>。

如企业客户须获取漏洞信息，请访问：<https://securitybulletin.huawei.com/enterprise/cn/security-advisory>。

## 预置数字证书声明

华为公司对随设备出厂的预置数字证书，发布了“华为预置数字证书免责声明”，声明内容详见华为公司官方网站的网址：<https://support.huawei.com/enterprise/zh/bulletins-service/ENEWS2000015766>。

## 产品资料生命周期声明

华为公司针对随产品版本发布的售后客户资料（产品资料），发布了“产品资料生命周期政策”，该政策的内容请参见华为公司官方网站的网址：<https://support.huawei.com/enterprise/zh/bulletins-website/ENEWS2000017760>。

# 前言

## 概述

本文详细介绍Atlas 200I A2 加速模块的外观特点、性能参数和配置应用等，让用户对Atlas 200I A2 加速模块有一个深入细致的了解。

## HDMI商标免责声明

词语HDMI、HDMI High-Definition Multimedia Interface（高清晰度多媒体接口）、HDMI商业外观和HDMI徽标均为HDMI Licensing Administrator, Inc.的商标或注册商标。




## 读者对象

本文档主要适用于以下人员：

- 售前工程师
- 技术支持工程师
- 维护工程师

## 符号约定

在本文中可能出现下列标志，它们所代表的含义如下。

符号	说明
	表示如不可避免则将会导致死亡或严重伤害的具有高等级风险的危害。
	表示如不可避免则可能导致死亡或严重伤害的具有中等级风险的危害。
	表示如不可避免则可能导致轻微或中度伤害的具有低等级风险的危害。

符号	说明
<b>级知</b>	用于传递设备或环境安全警示信息。如不可避免则可能会导致设备损坏、数据丢失、设备性能降低或其它不可预知的结果。 “须知”不涉及人身伤害。
<b>说明</b>	对正文中重点信息的补充说明。 “说明”不是安全警示信息，不涉及人身、设备及环境伤害信息。

## 修改记录

文档版本	发布日期	修改说明
03	2023-10-25	第三次正式发布。 <ul style="list-style-type: none"><li>修改<b>1.2 外观结构</b>、<b>1.3 系统框图</b>、<b>2.1 基本规格</b>、<b>2.2 环境条件</b>、<b>2.2 环境条件</b>、<b>4 接口说明</b>和<b>5 通过认证</b>。</li><li>新增<b>3 信号列表</b>。</li></ul>
02	2023-06-25	第二次正式发布。 修改 <b>2.1 基本规格</b> ，20TOPS的Atlas 200I A2 加速模块增加8GB和4GB规格。
01	2023-05-05	第一次正式发布。

# 目录

<b>前言</b> .....	<b>iii</b>
<b>1 产品简介</b> .....	<b>1</b>
1.1 概述.....	1
1.2 外观结构 .....	1
1.3 系统框图 .....	3
<b>2 产品规格</b> .....	<b>4</b>
2.1 基本规格 .....	4
2.2 环境条件 .....	8
<b>3 信号列表</b> .....	<b>9</b>
<b>4 接口说明</b> .....	<b>16</b>
4.1 SerDes 接口.....	16
4.2 RGMII 接口.....	17
4.3 SDIO 接口.....	18
4.4 eMMC 接口 .....	18
4.5 USB 接口.....	18
4.6 UART 接口.....	18
4.7 MIPI CSI 接口.....	19
4.8 MIPI DSI 接口 .....	19
4.9 HDMI TX 接口 .....	20
4.10 I2S 接口.....	20
4.11 I2C 接口 .....	20
4.12 SPI 接口.....	21
4.13 Audio 接口 .....	21
<b>5 通过认证</b> .....	<b>23</b>
<b>6 维保</b> .....	<b>24</b>
<b>A 缩略语</b> .....	<b>25</b>
A.1 A-E.....	25
A.2 F-J .....	25
A.3 K-O .....	26
A.4 P-T .....	26

---

A.5 U-Z..... 27

# 1 产品简介

- 1.1 概述
- 1.2 外观结构
- 1.3 系统框图

## 1.1 概述

Atlas 200I A2 加速模块是一款高性能的AI智能计算模块。

Atlas 200I A2 加速模块集成了昇腾310系列AI处理器，可以实现图像、视频等多种数据分析与推理计算，可广泛用于智能监测、机器人、无人机、视频服务器等场景。

### 📖 说明

昇腾310系列AI处理器是华为专门为图像识别、视频处理、推理计算及机器学习等领域设计的高性能、低功耗AI芯片。芯片内置1个AI core，可支持96位宽的LPDDR4X，可实现最大20TOPS INT8的计算能力。

## 1.2 外观结构

Atlas 200I A2 加速模块采用紧凑的结构设计，接口采用MXM金手指设计，通过选择不同高度MXM连接器实现不同配高，可灵活的布局在用户产品中。

Atlas 200I A2 加速模块外观如[图1-1](#)所示。



图 1-1 外观结构图

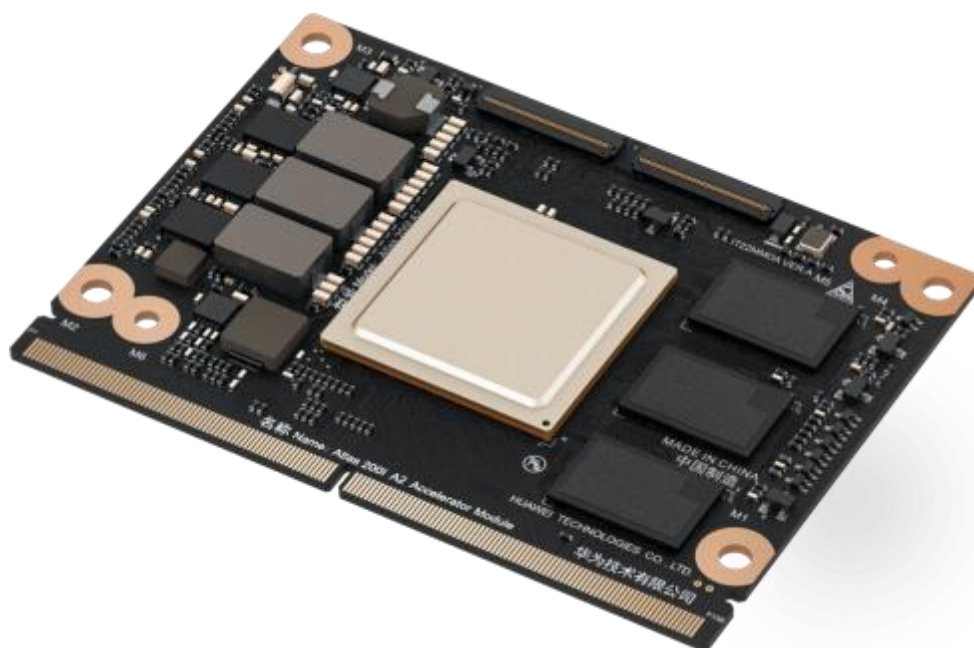


图 1-2 顶部视图

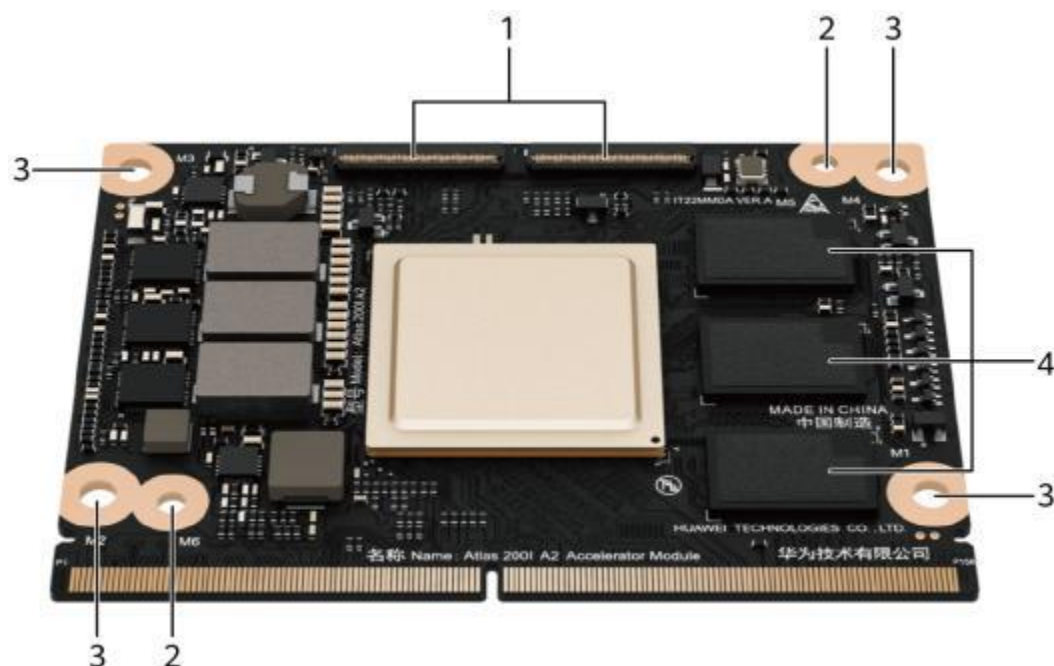


表 1-1

标号	说明	标号	说明
1	51Pin FPC连接器 x2	2	散热器预留螺钉孔 x2

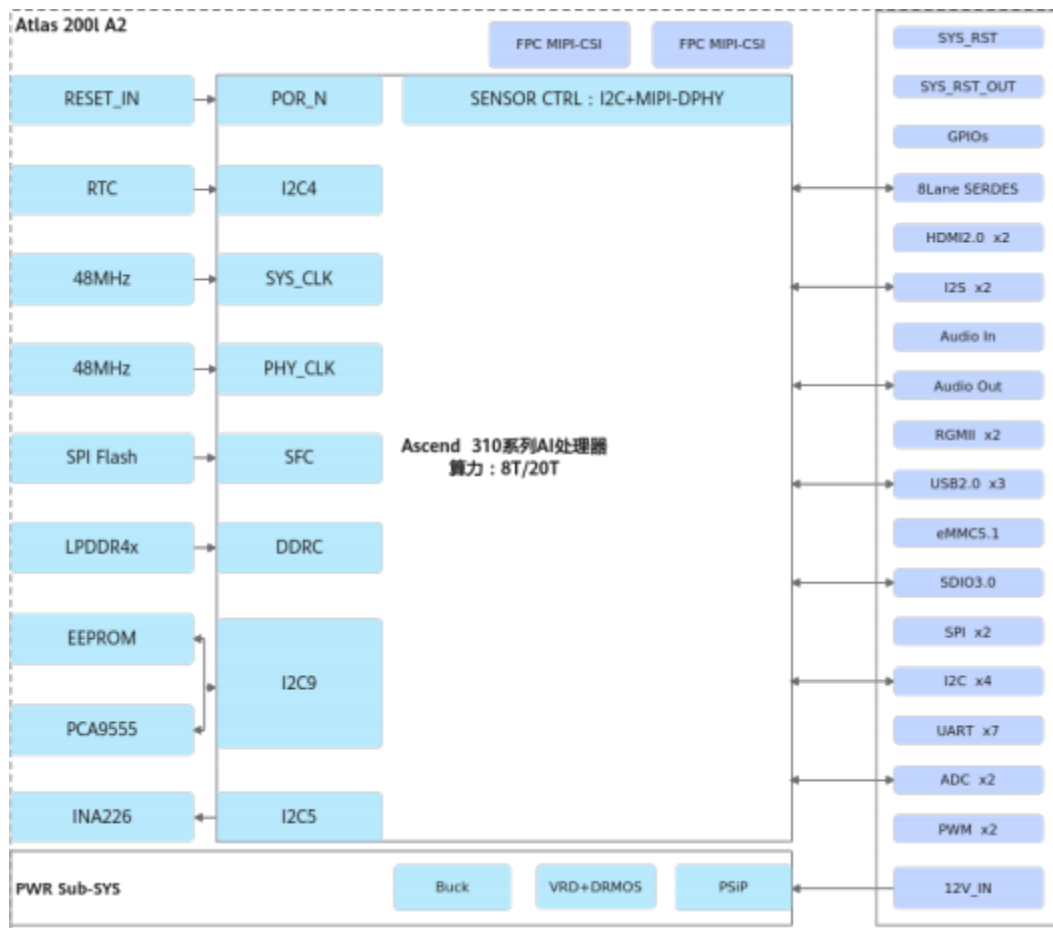
标号	说明	标号	说明
3	Atlas 200I A2 加速模块安装孔 x4	4	LPDDR4X内存

### 1.3 系统框图

Atlas 200I A2 加速模块集成了完整的昇腾310系列AI处理器硬件系统，可缩短用户的研发周期，简化用户的设计。

Atlas 200I A2 加速模块的框图如图1-3所示。

图 1-3 Atlas 200I A2 加速模块系统框图



# 2 产品规格

## 2.1 基本规格

### 2.2 环境条件

## 2.1 基本规格

表 2-1 20TOPS &amp; 8TOPS 硬件基本规格

特征	20TOPS 12GB 硬件规格	20TOPS 8GB硬 件规格	20TOPS 4GB硬 件规格	8TOPS 4GB硬件 规格
Board ID	0x42	0x43	0x48	0x44
AI处理 器	昇腾310系列AI处理器 <ul style="list-style-type: none"><li>1个DaVinciV300 AI core, 主频1.224GHz</li><li>4个TAISHANV200M处理器核, 主频1.6GHz</li></ul>			昇腾310系列AI 处理器 <ul style="list-style-type: none"><li>1个 DaVinciV300 AI core主频 是0.5GHz</li><li>4个 TAISHANV20 0M处理器核 主频是 1.0GHz</li></ul>
AI算力 <sup>a</sup>	<ul style="list-style-type: none"><li>半精度 (FP16) : 10TFLOPS</li><li>整数精度 (INT8) : 20TOPS</li></ul>			<ul style="list-style-type: none"><li>半精度 (FP16) : 4TFLOPS</li><li>整数精度 (INT8) : 8TOPS</li></ul>

特征	20TOPS 12GB 硬件规格	20TOPS 8GB硬 件规格	20TOPS 4GB硬 件规格	8TOPS 4GB硬件 规格
内存	<ul style="list-style-type: none"> <li>● 类型: LPDDR4X</li> <li>● 速率: 4266Mbps</li> <li>● 支持ECC</li> <li>● 内存: 12GB</li> <li>● 位宽: 96bit</li> </ul>	<ul style="list-style-type: none"> <li>● 类型: LPDDR4X</li> <li>● 速率: 4266Mbps</li> <li>● 支持ECC</li> <li>● 内存: 8GB</li> <li>● 位宽: 64bit</li> </ul>	<ul style="list-style-type: none"> <li>● 类型: LPDDR4X</li> <li>● 速率: 4266Mbps</li> <li>● 支持ECC</li> <li>● 内存: 4GB</li> <li>● 位宽: 64bit</li> </ul>	<ul style="list-style-type: none"> <li>● 类型: LPDDR4X</li> <li>● 速率: 3200Mbps</li> <li>● 支持ECC</li> <li>● 内存: 4GB</li> <li>● 位宽: 64bit</li> </ul>
存储	<ul style="list-style-type: none"> <li>● 内置SPI flash, 容量64MB</li> <li>● 支持外部MMC接口, 可支持: eMMC5.1颗粒, 支持最高模式HS400</li> <li>● 支持外部SATA接口: 最大可支持4个SATA 3.0接口, 向下兼容SATA 2.0和SATA 1.0, 支持SATA PM (SATA Port Multiplier)</li> </ul>			

特征	20TOPS 12GB 硬件规格	20TOPS 8GB硬 件规格	20TOPS 4GB硬 件规格	8TOPS 4GB硬件 规格
编解码能力	<ul style="list-style-type: none"> <li>支持H.264/H.265 Decoder硬件解码, 40路1080P (1920 x 1080) 30FPS, YUV420</li> <li>支持H.264/H.265 Decoder硬件解码, 4路4K (3840 x 2160) 75FPS, YUV420</li> <li>支持H.264/H.265 Encoder硬件编码, 20路1080P (1920 x 1080) 30FPS, YUV420</li> <li>支持H.264/H.265 Encoder硬件编码, 3路4K (3840 x 2160) 50FPS, YUV420</li> <li>JPEG解码能力1080P (1920 x 1080) 512FPS, 编码能力1080P (1920 x 1080) 256FPS, 最大分辨率: 16384x16384, 最小分辨率: 32x32</li> </ul>			<ul style="list-style-type: none"> <li>支持H.264/H.265 Decoder硬件解码, 20路1080P (1920 x 1080) 30FPS, YUV420</li> <li>支持H.264/H.265 Decoder硬件解码, 2路4K (3840 x 2160) 75FPS, YUV420</li> <li>支持H.264/H.265 Encoder硬件编码, 12路1080P (1920 x 1080) 30FPS, YUV420</li> <li>支持H.264/H.265 Encoder硬件编码, 2路4K (3840 x 2160) 50FPS, YUV420</li> <li>JPEG解码能力1080P (1920 x 1080) 512FPS, 编码能力1080P (1920 x 1080) 256FPS, 最大分辨率: 16384x16384, 最小分辨率32x32</li> </ul>

特征	20TOPS 12GB 硬件规格	20TOPS 8GB硬 件规格	20TOPS 4GB硬 件规格	8TOPS 4GB硬件 规格
高速接口	高速：8lane, 支持SGMII (1.25Gbps)、1000BASE-R (1.25Gbps)、USB3.0 (5Gbps)、SATA 3.0 (6Gbps), 向下兼容SATA 2.0 (3Gbps) 和SATA 1.0 (1.5Gbps)、PCIe Gen3 (8Gbps) 向下兼容PCIe Gen2 (5Gbps) 和PCIe Gen1 (2.5Gbps) 灵活可配置			
低速外设接口	<ul style="list-style-type: none"> <li>• UART: 5个</li> <li>• I2C: 4个</li> <li>• SPI: 2个</li> <li>• CAN: 4个</li> </ul>		<ul style="list-style-type: none"> <li>• UART: 7个</li> <li>• I2C: 4个</li> <li>• SPI: 2个</li> <li>• CAN: 4个</li> </ul>	
音视频接口	<ul style="list-style-type: none"> <li>• HDMI: 2个</li> <li>• MIPI-CSI: 8Lane</li> <li>• MIPI-DSI: 4Lane</li> <li>• I2S: 2个</li> <li>• 模拟音频输出: 1个</li> <li>• 模拟音频输入: 1个</li> </ul>			
其他接口	<ul style="list-style-type: none"> <li>• eMMC: 1个</li> <li>• SDIO: 1个</li> <li>• PWM: 2个</li> </ul>			
网口	RGMII: 2个			
连接器	<ul style="list-style-type: none"> <li>• 314Pin金手指, 适配MXM连接器</li> <li>• 51Pin FPC连接器: 2个</li> </ul>			
功耗	<ul style="list-style-type: none"> <li>• 工作电压: 12V</li> <li>• 典型功耗: 25W</li> </ul>	<ul style="list-style-type: none"> <li>• 工作电压: 12V</li> <li>• 典型功耗: 24.5W</li> </ul>	<ul style="list-style-type: none"> <li>• 工作电压: 12V</li> <li>• 典型功耗: 23.2W</li> </ul>	<ul style="list-style-type: none"> <li>• 工作电压: 12V</li> <li>• 典型功耗: 21W</li> </ul>
结构尺寸 (长x宽x高)	82mm x 60mm x 7mm			
净重	80g			
a: 稳定提供的峰值算力。				

表 2-2 软件基本规格

特征	规格
操作系统	openEuler 22.03、Ubuntu 22.04

## 2.2 环境条件

Atlas 200I A2 加速模块适用于多种工作场景，如视频监测设备、无人机、服务器等，Atlas 200I A2 加速模块采用高规格的硬件设计，可满足严苛的工作环境。

表 2-3 环境要求

环境指标	规格
温度	<ul style="list-style-type: none"><li>工作温度 (T<sub>J</sub>)：-20°C~+103°C (-4°F ~ +217.4°F)</li><li>存储温度：-40°C~+85°C (-40°F ~ +185°F)</li></ul> <p>说明 T<sub>J</sub>: 表示芯片310的结温，详情请参见《<a href="#">Atlas 200I A2 加速模块 3D模型与热设计指南</a>》。</p>
湿度 (RH, 无冷凝)	<ul style="list-style-type: none"><li>工作湿度：5%~90%</li><li>存储湿度：5%~95%</li></ul>
海拔高度	小于5000m。1800m~5000m，海拔每升高220m最高温度规格降低1°C。

# 3 信号列表

信号列表，指引脚映射，是一种将芯片或电路板上的引脚与其功能进行对应的方法。通过信号列表，可以方便地了解每个引脚的作用，从而更好地设计和使用电路板。Atlas 200I A2 加速模块的MXM连接器金手指和51Pin FPC连接器的信号列表请参见表3-1和表3-2。

表 3-1 Atlas 200I A2 加速模块金手指信号列表

P-Pin (正面)	信号名称定义	S-Pin (背面)	信号名称定义
-	-	S1	VDD_IN
P1	VDD_IN	S2	VDD_IN
P2	VDD_IN	S3	VDD_IN
P3	VDD_IN	S4	VDD_IN
P4	VDD_IN	S5	VDD_IN
P5	VDD_IN	S6	GND
P6	GND	S7	GND
P7	GND	S8	GND
P8	GND	S9	GND
P9	GND	S10	I2S0_MCLK
P10	MIPI_DSI_CK_N	S11	I2S0_BCLK
P11	MIPI_DSI_CK_P	S12	I2S0_LRCK
P12	GND	S13	I2S0_MOSI
P13	MIPI_DSI_D3_N	S14	I2S0_MISO
P14	MIPI_DSI_D3_P	S15	GND
P15	GND	S16	I2S1_MCLK
P16	MIPI_DSI_D2_N	S17	I2S1_BCLK



P-Pin (正面)	信号名称定义	S-Pin (背面)	信号名称定义
P17	MIPI_DSI_D2_P	S18	I2S1_LRCK
P18	<b>GND</b>	S19	I2S1_MOSI
P19	MIPI_DSI_D1_N	S20	I2S1_MISO
P20	MIPI_DSI_D1_P	S21	<b>GND</b>
P21	<b>GND</b>	S22	HDMI0_CEC
P22	MIPI_DSI_D0_N	S23	HDMI0_HOTPLUG
P23	MIPI_DSI_D0_P	S24	HDMI1_CEC
P24	<b>GND</b>	S25	HDMI1_HOTPLUG
P25	HDMI0_SDA	S26	MIPI_DSI_SCL
P26	HDMI0_SCL	S27	MIPI_DSI_SDA
P27	<b>GND</b>	S28	DSI_I2C_INT
P28	HDMI0_TXC_N	S29	MIPI_GPIO
P29	HDMI0_TXC_P	S30	<b>GND</b>
P30	<b>GND</b>	S31	EMMC_DATA7
P31	HDMI0_TX0_N	S32	EMMC_DATA6
P32	HDMI0_TX0_P	S33	EMMC_DATA5
P33	<b>GND</b>	S34	EMMC_DATA4
P34	HDMI0_TX1_N	S35	EMMC_DATA3
P35	HDMI0_TX1_P	S36	EMMC_DATA2
P36	<b>GND</b>	S37	EMMC_DATA1
P37	HDMI0_TX2_N	S38	EMMC_DATA0
P38	HDMI0_TX2_P	S39	EMMC_DS
P39	<b>GND</b>	S40	/EMMC_RESET
P40	RGMII0_RXCK	S41	EMMC_CMD
P41	RGMII0_RXDV	S42	EMMC_CLK
P42	RGMII0_RXD0	S43	EMMC_PWR_EN
P43	RGMII0_RXD1	S44	<b>GND</b>
P44	RGMII0_RXD2	S45	/SPI0_CS0
P45	RGMII0_RXD3	S46	TPM_INT
P46	<b>GND</b>	S47	SPI0_CLK

P-Pin (正面)	信号名称定义	S-Pin (背面)	信号名称定义
P47	RGMIIO_TXCK	S48	SPI0_MOSI
P48	RGMIIO_TXEN	S49	SPI0_MISO
P49	RGMIIO_TXD0	S50	<b>GND</b>
P50	RGMIIO_TXD1	S51	/SPI2_CS0
P51	RGMIIO_TXD2	S52	RSV
P52	RGMIIO_TXD3	S53	SPI2_CLK
P53	<b>GND</b>	S54	SPI2_MOSI
P54	/RGMIIO_RST	S55	SPI2_MISO
P55	MDIO0	S56	<b>GND</b>
P56	MDCK0	S57	SDIO_CLK
P57	<b>GND</b>	S58	SDIO_CMD
P58	RGMI1_RXCK	S59	SDIO_DATA0
P59	RGMI1_RXDV	S60	SDIO_DATA1
P60	RGMI1_RXD0	S61	SDIO_DATA2
P61	RGMI1_RXD1	S62	SDIO_DATA3
P62	RGMI1_RXD2	S63	SDIO_POWER_EN
P63	RGMI1_RXD3	S64	/SDIO_DETECT
P64	<b>GND</b>	S65	SDIO_VOUT
P65	RGMI1_TXCK	S66	<b>GND</b>
P66	RGMI1_TXEN	S67	UART2_TX
P67	RGMI1_TXD0	S68	UART2_RX
P68	RGMI1_TXD1	S69	UART2_RTX
P69	RGMI1_TXD2	S70	UART2_CTX
P70	RGMI1_TXD3	S71	GPS_PPS_IN
P71	<b>GND</b>	S72	/UPDATE_MODE
P72	/RGMI1_RST	S73	BOOT_SEL0
P73	MDIO1	S74	BOOT_SEL1
P74	MDCK1	S75	BOOT_SEL2
P75	RSV	S76	USB2.0_1_DP
P76	RSV	S77	USB2.0_1_DN

P-Pin (正面)	信号名称定义	S-Pin (背面)	信号名称定义
P77	USB2.0_1_OVC	S78	USB2.0_1_PWR_EN
P78	USB2.0_2_DP	S79	USB2.0_3_DP
P79	USB2.0_2_DN	S80	USB2.0_3_DN
P80	RSV	S81	USB2.0_1_VBUS
P81	RSV	S82	RSV
P82	RSV	S83	RSV
P83	<b>GND</b>	S84	<b>GND</b>
P84	SERDES7_RX_P	S85	SERDES7_TX_P
P85	SERDES7_RX_N	S86	SERDES7_TX_N
P86	<b>GND</b>	S87	<b>GND</b>
P87	SERDES6_RX_P	S88	SERDES6_TX_P
P88	SERDES6_RX_N	S89	SERDES6_TX_N
P89	<b>GND</b>	S90	<b>GND</b>
P90	SERDES5_RX_P	S91	SERDES5_TX_P
P91	SERDES5_RX_N	S92	SERDES5_TX_N
P92	<b>GND</b>	S93	<b>GND</b>
P93	SERDES4_RX_P	S94	SERDES4_TX_P
P94	SERDES4_RX_N	S95	SERDES4_TX_N
P95	<b>GND</b>	S96	<b>GND</b>
P96	RSV	S97	RSV
P97	RSV	S98	RSV
P98	<b>GND</b>	S99	<b>GND</b>
P99	RSV	S100	RSV
P100	RSV	S101	RSV
P101	<b>GND</b>	S102	<b>GND</b>
P102	RSV	S103	RSV
P103	RSV	S104	RSV
P104	<b>GND</b>	S105	<b>GND</b>
P105	RSV	S106	RSV
P106	RSV	S107	RSV

P-Pin (正面)	信号名称定义	S-Pin (背面)	信号名称定义
P107	<b>GND</b>	S108	<b>GND</b>
P108	SERDES3_RX_P	S109	SERDES3_TX_P
P109	SERDES3_RX_N	S110	SERDES3_TX_N
P110	<b>GND</b>	S111	<b>GND</b>
P111	SERDES2_RX_P	S112	SERDES2_TX_P
P112	SERDES2_RX_N	S113	SERDES2_TX_N
P113	<b>GND</b>	S114	<b>GND</b>
P114	SERDES1_RX_P	S115	SERDES1_TX_P
P115	SERDES1_RX_N	S116	SERDES1_TX_N
P116	<b>GND</b>	S117	<b>GND</b>
P117	SERDES0_RX_P	S118	SERDES0_TX_P
P118	SERDES0_RX_N	S119	SERDES0_TX_N
P119	<b>GND</b>	S120	<b>GND</b>
P120	SERDES_CLK0_P	S121	RSV
P121	SERDES_CLK0_N	S122	RSV
P122	<b>GND</b>	S123	<b>GND</b>
P123	UART3_TX	S124	HDMI1_SDA
P124	UART3_RX	S125	HDMI1_SCL
P125	UART3_RTX	S126	<b>GND</b>
P126	UART3_CTX	S127	HDMI1_TXC_N
P127	UART1_TX	S128	HDMI1_TXC_P
P128	UART1_RX	S129	<b>GND</b>
P129	UART0_TX	S130	HDMI1_TX0_N
P130	UART0_RX	S131	HDMI1_TX0_P
P131	<b>GND</b>	S132	<b>GND</b>
P132	SMBUS_SCL_S	S133	HDMI1_TX1_N
P133	SMBUS_SDA_S	S134	HDMI1_TX1_P
P134	I2C6_SCL	S135	<b>GND</b>
P135	I2C6_SDA	S136	HDMI1_TX2_N
P136	I2C7_SCL	S137	HDMI1_TX2_P

P-Pin (正面)	信号名称定义	S-Pin (背面)	信号名称定义
P137	I2C7_SDA	S138	<b>GND</b>
P138	I2C8_SCL	S139	SATA_LED0
P139	I2C8_SDA	S140	SATA_LED1
P140	/PCIE_WAKE	S141	SATA_LED2
P141	LSADC6	S142	SATA_LED3
P142	LSADC7	S143	PCIE_EP_RC_FLAG
P143	<b>GND</b>	S144	<b>GND</b>
P144	AC_AUDIO_IN0L	S145	AC_AUDIO_OUTL
P145	AC_AUDIO_IN0R	S146	AC_AUDIO_OUTR
P146	<b>AGND</b>	S147	<b>AGND</b>
P147	AC_MICBidirectionAS	S148	/UHT_ALARM
P148	<b>GND</b>	S149	POWER_EN
P149	/PERST_N0	S150	SYS_POWEROFF_IN <b>说明</b> 输入管脚，低电平关机，高电平开机。
P150	/PERST_N1	S151	/SYS_RST_IN <b>说明</b> 系统复位输入，低电平有效。
P151	/PERST_N2	S152	NA
P152	/PERST_N3	S153	/SYS_RST_OUT
P153	FAN_PWM0	S154	SYS_SLEEP_IN <b>说明</b> 休眠唤醒输入，高电平进入休眠。
P154	FAN_PWM1	S155	SYS_SLEEP_OUT
P155	FAN_TECH0	S156	SYS_POWEROFF_OUT
P156	FAN_TECH1	S157	<b>GND</b>
-	-	S158	V_BAT_3V0

**表 3-2** Atlas 200I A2 加速模块 51Pin FPC 连接器信号列表

Pin # ( EVEN )	管脚定义	Pin # ( ODD )	管脚定义
1	5V	2	5V
3	3V3	4	3V3
5	1V8	6	1V8
7	/Sensor_RST	8	<b>GND</b>
9	NC	10	PWM0
11	<b>GND</b>	12	PWM1
13	NC	14	<b>GND</b>
15	Sensor_MCLK0	16	NC
17	<b>GND</b>	18	Sensor_MCLK1
19	NC	20	<b>GND</b>
21	NC	22	MIPI_CSI_D0_N
23	<b>GND</b>	24	MIPI_CSI_D0_P
25	MIPI_CSI_D2_N	26	<b>GND</b>
27	MIPI_CSI_D2_P	28	MIPI_CSI_D1_N
29	<b>GND</b>	30	MIPI_CSI_D1_P
31	MIPI_CSI_D3_N	32	<b>GND</b>
33	MIPI_CSI_D3_P	34	MIPI_CSI0_CLK0_N
35	<b>GND</b>	36	MIPI_CSI0_CLK0_P
37	MIPI_CSI0_CLK1_N	38	<b>GND</b>
39	MIPI_CSI0_CLK1_P	40	GPIO1
41	<b>GND</b>	42	CAM0_GPIO
43	GPIO2	44	I2C_SCL0
45	I2C_SDA0	46	I2C_SCL1
47	I2C_SDA1	48	Sensor_HS
49	Sensor_VS	50	3V3
51	3V3	-	-

# 4 接口说明

本章节简要介绍Atlas 200 AI加速模块支持的接口，信号接口设计的内容请参见《[Atlas 200I A2 加速模块 硬件开发指南](#)》。

- 4.1 SerDes接口
- 4.2 RGMII接口
- 4.3 SDIO接口
- 4.4 eMMC接口
- 4.5 USB接口
- 4.6 UART接口
- 4.7 MIPI CSI接口
- 4.8 MIPI DSI接口
- 4.9 HDMI TX接口
- 4.10 I2S接口
- 4.11 I2C接口
- 4.12 SPI接口
- 4.13 Audio接口

## 4.1 SerDes 接口

Atlas 200 AI加速模块提供8Lane SerDes，分布在2个SerDes Macro中，可以根据不同产品的应用场景，实现GE，USB 3.0，PCIe和SATA的灵活配置。

### SerDes 支持标准

- GE-1000BASE-R (1.25Gbps)，SGMII (3.125Gbps/1.25Gbps，支持2.5GE和GE)
- USB3.0 (5Gbps)
- SATA3.0 (6Gbps)，向下兼容SATA2.0 (3Gbps) 和SATA1.0 (1.5Gbps)

- PCIe Gen3 (8Gbps) ， 向下兼容PCIe Gen2 (5Gbps) 和PCIe Gen1 (2.5Gbps)
- PCIe0支持RC/EP模式（通过PCIE\_EP\_RC\_FLAG管脚配置），其他PCIe只支持RC模式
- Macro0中若存在PCIE和其他协议共存，则PCIe只能支持到PCIe Gen2
- PCIe支持降lane应用，如PCIe x4降lane到PCIe x2/x1

## SerDes 复用关系说明

表 4-1 RC 模式下 SerDes 复用为 PCIe

Macro 0				Macro 1			
SERDES 0	SERDES 1	SERDES 2	SERDES 3	SERDES 4	SERDES 5	SERDES 6	SERDES 7
PORT 0 (X4/X2/X1)				-	-	-	-
-	-	-	PORT 1 (X1)	-	-	-	-
-	-	-	-	PORT 2 (X2/X1)		-	-
-	-	-	-	-	-	PORT 3 (X1)	-

表 4-2 EP 模式下 SerDes 复用为 PCIe

Macro 0				Macro 1			
SERDES 0	SERDES 1	SERDES 2	SERDES 3	SERDES 4	SERDES 5	SERDES 6	SERDES 7
PORT 0 (X4/X2/X1)				-	-	-	-

### 说明

接口不使用时，不使用的lane可以悬空。

## 4.2 RGMII 接口

### RGMII 接口

Atlas 200I A2 加速模块集成有两个RGMII控制器。RGMII (Reduced Gigabit Media Independent Interface) 是一种精简的GMII接口，通过参考时钟的上升下降沿都采样数据的方式，实现精简数据线和控制线的数量。该接口用于1000Mbps/100Mbps/10Mbps的以太网MAC层和PHY层之间的以太网数据传输。



## 4.3 SDIO 接口

Atlas 200I A2 加速模块上集成了1个SDIO接口，支持对接SDXC卡，向下兼容SDHC卡，支持3.3V/1.8V 电平。支持如下工作模式Default Speed/High Speed/SDR12/SDR25/SDR50/SDR104。可以连接多种不同类型的设备，如WiFi模块、蓝牙模块、GPS模块等。根据环境温度以及可靠性要求，建议使用工业级Micro SD卡。

SD/SDIO控制符合以下协议的设备：

- SD Specification Part 1Physical Layer Specification Version 3.01
- SDIO 3.0

## 4.4 eMMC 接口

Atlas 200I A2 加速模块提供一个eMMC (Embedded Multi-Media Card) 控制器用于处理对eMMC器件的命令收发、数据读写等操作。

eMMC控制器具有以下特点：

- 支持速率： eMMC支持的模式为HS400 (最高带宽400Mbps) 向下兼容： HS200/High Speed DDR/High Speed SDR模式
- 支持Auto-tuning功能
- 支持AMBA (AHB/APB) 总线接口
- 支持SDMA/ADMA2方式的DMA传输
- 支持命令、数据的CRC校验

## 4.5 USB 接口

- Atlas 200I A2 加速模块支持4路USB3.0，即USB3.0\_0~USB3.0\_3
- USB0仅支持USB3.0 HOST模式，不支持USB DEVICE模式，不支持USB2.0
- USB1支持USB2.0 HOST+DEVICE模式， USB3.0 HOST+DEVICE模式
- USB2~USB3支持USB2.0 HOST模式， USB3.0 HOST模式

### □ 说明

- USB3.0信号由SerDes配置完成。
- USB2.0与USB3.0搭配关系固定。

## 4.6 UART 接口

UART (Universal Asynchronous Receiver/Transmitter) ，即通用异步接收发送器，是AMBA的SOC外设，挂在APB总线上。UART完成接收数据的串并转换和发送数据的并串转换。Atlas 200I A2 加速模块可提供7路UART接口，详细复用信息请参考《Atals 200I A2\_Pinmux配置表》。硬件设计上如果UART接口不使用，且复用的其他功能也不使用，管脚悬空处理即可。

UART的主要特点如下：

- 兼容AMBA Specification, 支持APB接口, 处理总线的读写数据, 配置寄存器等
- 数据位和停止位位宽可配: 数据位可配置为5/6/7/8bit, 停止位可配置为1/2 bit
- 支持奇、偶校验方式或者无校验位
- 传输速率编程可配
- UART2、UART3控制器支持流控
- UART发送FIFO深度为64bit, 宽度为8bit; 接收FIFO深度为64bit, 宽度为12bit
- 支持接收FIFO中断、发送FIFO中断、接收超时中断和错误中断可以分别进行屏蔽, 产生一个组合中断

## 4.7 MIPI CSI 接口

MIPI (Mobile Industry Processor Interface), 移动行业处理器接口。MIPI是MIPI联盟发起的为移动应用处理器制定的开放标准。CSI-2 (Camera Serial Interface 2) 是MIPI联盟定义的另一种高速接口, 主要用于摄像模组和处理器之间的连接。

1. Atlas 200I A2 加速模块可提供2路MIPI CSI-2接口, 支持如下协议:
  - 支持标准MIPI CSI-2 v1.2协议
  - mmDPHY接口可支持标准DPHY协议
  - 可同时支持4路sensor输入, 最大支持4096x2160@45fps
  - 单路最多支持8-Lane MIPI DPHY接口, 最大支持2.5Gbps/Lane
  - 支持RAW8/RAW10/RAW12/RAW14数据类型解析
  - 支持YUV420 8-bit/YUV422 8-bit数据类型解析
  - 支持最大4路virtual channel
  - 最多支持2帧WDR, 支持多种WDR时序
2. Atlas 200I A2 加速模块可提供多种控制信号, 特性如下:
  - 每个CSI接口支持2路PWM信号, 可用于光圈调节
  - 每个CSI接口支持1路VS信号、1路HS信号, 分别用于场同步和行同步
  - 每个CSI接口支持1路CAM\_GPIO信号, 可用于电源使能控制

## 4.8 MIPI DSI 接口

MIPI是MIPI联盟发起的为移动应用处理器制定的开放标准。DSI-2 (Display Serial Interface) 接口是MIPI联盟定义的一种高速串行接口, 主要用于处理器和显示模块之间的连接。

MIPI DSI接口特点如下:

- DPHY接口支持DPHY v1.2协议
- 最高支持输出1920x1080@60fps
- 高速模式最多支持 4-Lane MIPI D-PHY接口, 最大支持2.5Gbps/lane
- 仅Data Lane0支持低速的发送和接收, Bus Turn-Around功能。低速模式速率最高10Mbps
- 支持RGB 16-bit/18-bit/24-bit和YUV420 12-bit/YUV422 16-bit/YUV422 20-bit数据类型的输出

- 支持DSI video mode和Command mode。video mode支持Burst mode、Nonburst Mode with Sync Pulses和Non-burst Mode with Sync Events。Command mode支持TE信号输入

## 4.9 HDMI TX 接口

HDMI提供了一种简单、高性能传输数字音视频数据的方式，给用户带来真正的全数字体验。Atlas 200I A2 加速模块支持两个HDMI接口，均支持HDMI 2.0 (High Definition Multimedia Interface) 协议。

HDMI接口特点如下：

- 支持RGB444、YCbCr444输入及处理
- 支持RGB444、YCbCr444、YCbCr422、YCbCr420 数据格式输出
- Video通路Bypass模式下，支持YCbCr422、支持YCbCr420输入
- RGB444最大支持36-bit，YCbCr444最大支持24-bit，YCbCr422、YCbCr420最大支持36-bit，最高分辨率均可支持3840x2160@60fps
- 支持用于DDC的I2C Master接口，支持5V耐压

## 4.10 I2S 接口

Atlas 200I A2 加速模块的I2S (Inter-IC Sound) 为音频数据传输协议，由Philips制定。它采用了沿独立的导线传输时钟与数据信号的设计，通过将数据和时钟信号分离，避免了因时差诱发的失真。Atlas 200I A2 加速模块供了2个通用I2S口， I2S0与I2S1。

I2S接口特点如下：

- 支持I2S标准接口协议
- 2个通用I2S在I2S模式下支持master模式
- I2S0支持TDM128模式传输数据，同时在I2S模式和TDM模式下采样率为48K
- I2S1仅支持I2S模式传输数据， Master模采样率为48K

## 4.11 I2C 接口

Atlas 200I A2 加速模块共支持7路I2C接口，其中1路为Slave，6路为Master，详细复用关系说明参考《Atals 200I A2\_Pinmux配置表》。

I2C接口特性如下：

- 支持I2C标准接口，物理层遵循i2c.bus.specification-Rev6协议规范
- 只支持I2C总线上作为master，不支持多master（不支持仲裁/同步）
- 支持I2C总线上作为接收器或发送器
- 作为主设备时支持的从设备的地址：标准地址（7位）和扩展地址（10位）
- 支持标准模式100kbit/s、支持快速模式400kbit/s、支持高速模式3.4Mbit/s
- 支持general call和start byte功能、不支持bus clear
- 支持1bit组合中断信号输出，高电平有效

- 支持中断上报、中断屏蔽、中断状态查询
- 总线时钟和参考时钟必须使用同一时钟
- 支持传送期间TXFIFO为空进入hold状态
- 可配置将SDA信号延时300ns，用于支持非标I2C器件

## 4.12 SPI 接口

SPI (Serial Peripheral Interface) 控制器，可以作为一个主设备与外部的设备来进行同步串行通信，主要应用于外接触摸屏、SD卡、WIFI和TPM等。Atlas 200I A2 加速模块共支出6组SPI接口。

SPI接口特性如下：

- 支持串行主设备操作
- 提供6个SPI控制器
- 支持可编程数据传输速率，传输速率配置范围为  $(8 \leq N \leq 65534)$ ，偶数，最高传输速率25MHz
- 支持MSTR/SLV操作，静态切换，在MSTR模式下，每个SPI控制器支持最大4个Slave
- 支持接口时钟频率可编程
- 收/发为分开的宽、深度为64的FIFO（发送FIFO和接收FIFO各一个），支持FIFO禁止或使能
- 串行数据序列为先MSB，后LSB
- 支持三种帧格式： Motorola SPI、National Microwire、TI SSP
- 支持各种帧格式静态切换
- 数据帧大小可编程： 4bit ~ 32bit
- 支持每个片选的有效极性可配置
- 支持一个组合中断连接到中断控制器，中断类型包括：接收FIFO中断、发送FIFO中断、传输冲突中断
- 支持初始中断状态查询和屏蔽后中断状态查询
- 支持关断SPI接口时钟以节省功耗
- 内部提供环回测试模式
- Motorola SPI帧格式时，串行时钟相位可配置； SPI传输时数据跟时钟的关系支持软件可配

## 4.13 Audio 接口

Atlas 200I A2 加速模块集成了高品质立体声回放DAC (93dB DRA)，1路单端Line out输出；高品质立体声ADC (93dBA)，支持1路音频输入，兼容差分及单端输入。输入支持0~36dB，3dB step的增益控制（用于做数字AGC控制）。

Audio接口特性如下：

- 93dBA DR立体声DAC
- 立体声单端Line out输出

- DAC数字音量控制范围： -121dB ~ 6dB， 1dB步长
- 93dBA DR立体声ADC
- ADC模拟音量控制范围： 0 ~ 36dB， 3dB步长， 一档Boost gain为20dB
- 支持1路差分输入， 兼容单端和差分

# 5 通过认证

表 5-1 通过的认证

序号	国家/地区	认证	标准
1	Europe	RoHS	EN 50581: 2012

# 6 维保

详细信息请参见《[维保与保修信息](#)》。

# A 缩略语

## A.1 A-E

### A

<b>AI</b>	人工智能 (Artificial Intelligence)
-----------	--------------------------------

### B

<b>BTB</b>	板对板连接器 (Board to Board Connector)
------------	-----------------------------------

### E

<b>ECC</b>	错误检查和纠错技术 (Error Checking and Correcting)
<b>eMMC</b>	嵌入式多媒体卡 (Embedded Multimedia Card)

## A.2 F-J

### F

<b>FLOPS</b>	每秒浮点运算次数 (Floating-point Operations Per Second)
--------------	---



## I

<b>I2C</b>	内部集成电路 (Inter-integrated Circuit)
<b>I2S</b>	集成电路内置音频总线 (Integrated Interchip Sound)

## A.3 K-O

## L

<b>LPDDR</b>	低功耗双倍速 (Low-power Double Data Rate)
--------------	-------------------------------------

## A.4 P-T

## P

<b>PWM</b>	脉冲宽度调制 (Pulse-width Modulation)
<b>PCIe</b>	快捷外围部件互连标准 (Peripheral Component Interconnect Express)

## R

<b>RGMI</b>	精简的千兆比媒介独立接口 (Reduced Gigabit Media Independent Interface)
-------------	--

## S

<b>SPI</b>	串行外设接口 (Serial Peripheral Interface)
------------	--------------------------------------

## T

<b>TFLOPS</b>	每秒万亿次的浮点运算 (teraFLOPS)
---------------	------------------------

## A.5 U-Z

### U

<b>UART</b>	通用异步收发传输器 (Universal Asynchronous Receiver/transmitter)
<b>USB</b>	通用串行总线 (Universal Serial Bus)