

Atlas200I A2 ind 高可靠推理模组
(型号: QA200S-A2)

技术白皮书

文档版本 02
发布日期 2023-09-28

全爱科技（上海）有限公司



版权所有 全爱科技（上海）有限公司2023. 保留一切权利。

非经本公司书面许可，任何单位和个人不得擅自摘抄、复制本文档内容的部分或全部，并不得以任何形式传播。

商标声明

 全爱科技[®] 后羿 JTDS[®] 二郎神

和其他全爱商标均为全爱科技（上海）有限公司的商标。
本文档提及的其他所有商标或注册商标，由各自的所有人拥有。

注意

您购买的产品、服务或特性等应受全爱科技商业合同和条款的约束，本文档中描述的全部或部分产品、服务或特性可能不在您的购买或使用范围之内。除非合同另有约定，全爱公司对本文档内容不做任何明示或默示的声明或保证。

由于产品版本升级或其他原因，本文档内容会不定期进行更新。除非另有约定，本文档仅作为使用指导，本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。

全爱科技（上海）有限公司

地址：上海市闵行区剑川路920号2号楼309

邮编：200240

网址：www.quanaichina.com

前言

概述

本文档详细介绍 Atlas200I A2 ind 高可靠推理模组的外观特点、性能参数和配置应用等，让用户对 Atlas200I A2 ind 高可靠推理模组有一个深入细致的了解。

HDMI 商标免责声明

词语 HDMI、HDMI High-Definition Multimedia Interface（高清晰度多媒体接口）、HDMI 商业外观和 HDMI 徽标均为 HDMI Licensing Administrator, Inc. 的商标或注册商标。

读者对象

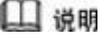
本文档主要适用于以下人员：

-  售前工程师
-  渠道伙伴售前工程师
-  维护工程师

符号约定

在本文中可能出现下列标志，它们所代表的含义如下。

符号	说明
	表示如不可避免则将会导致死亡或严重伤害的具有高等级风险的危害。
	表示如不可避免则可能导致死亡或严重伤害的具有中等级风险的危害。
	表示如不可避免则可能导致轻微或中度伤害的具有低等级风险的危害。

符号	说明
 须知	用于传递设备或环境安全警示信息。如不可避免则可能会导致设备损坏、数据丢失、设备性能降低或其它不可预知的结果。 “须知”不涉及人身伤害。
 说明	对正文中重点信息的补充说明。 “说明”不是安全警示信息，不涉及人身、设备及环境伤害信息。

修改记录

文档版本	发布日期	修改说明
02	2023-09-28	第二次正式发布。 3.2 环境条件 章节补充工作温度说明、可靠性指标。
01	2023-08-31	第一次正式发布。

目 录

前言	ii
1 产品简介	1
1.1 概述	1
1.2 系统框图	3
2 产品特点	4
2.1 性能	4
2.2 可维护性	4
3 产品规格	5
3.1 基本规格	5
3.2 环境条件	7
4 接口说明	8
4.1 SERDES 接口	8
4.2 RGMII 接口	9
4.3 EMMC 接口	10
4.4 USB 接口	11
4.5 UART 接口.....	11
4.6 MIPI CSI 接口.....	13
4.7 MIPI DSI 接口	14
4.8 HDMI TX 接口	15
4.9 I2S 接口.....	16
4.10 I2C 接口	17
4.11 SPI 接口.....	17
5 软硬件兼容性	19
6 通过的认证	20
A 缩略语	21

1 产品简介

1.1 概述

Atlas200I A2 ind 高可靠推理模组是一款高性能的 AI 智能计算模块。

Atlas200I A2 ind 高可靠推理模组集成了昇腾 310 系列 AI 处理器，可以实现图像、视频等多种数据分析与推理计算，可广泛用于智能监控、机器人、无人机、视频服务器等场景。

口说明

昇腾 310 系列 AI 处理器是华为专门为图像识别、视频处理、推理计算及机器学习等领域设计的高性能、低功耗 AI 芯片。芯片内置 1 个 AI core，可支持 96 位宽的 LPDDR4X，可实现最大 20TOPS INT8 的计算能力。

Atlas200I A2 ind 高可靠推理模组采用紧凑的结构设计，接口采用毛纽扣连接器设计，通过选择不同高度毛纽扣连接器实现不同配高，可灵活的布局在用户产品中。

Atlas200I A2 ind 高可靠推理模组外观图图 1-1 所示。

图1-1 外观结构图

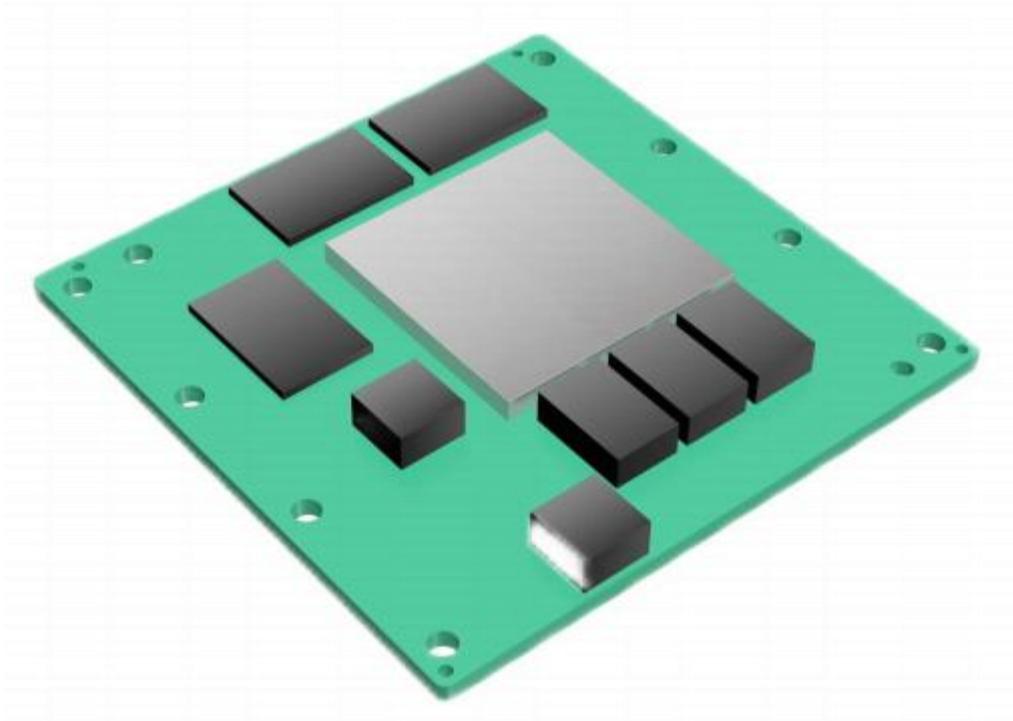
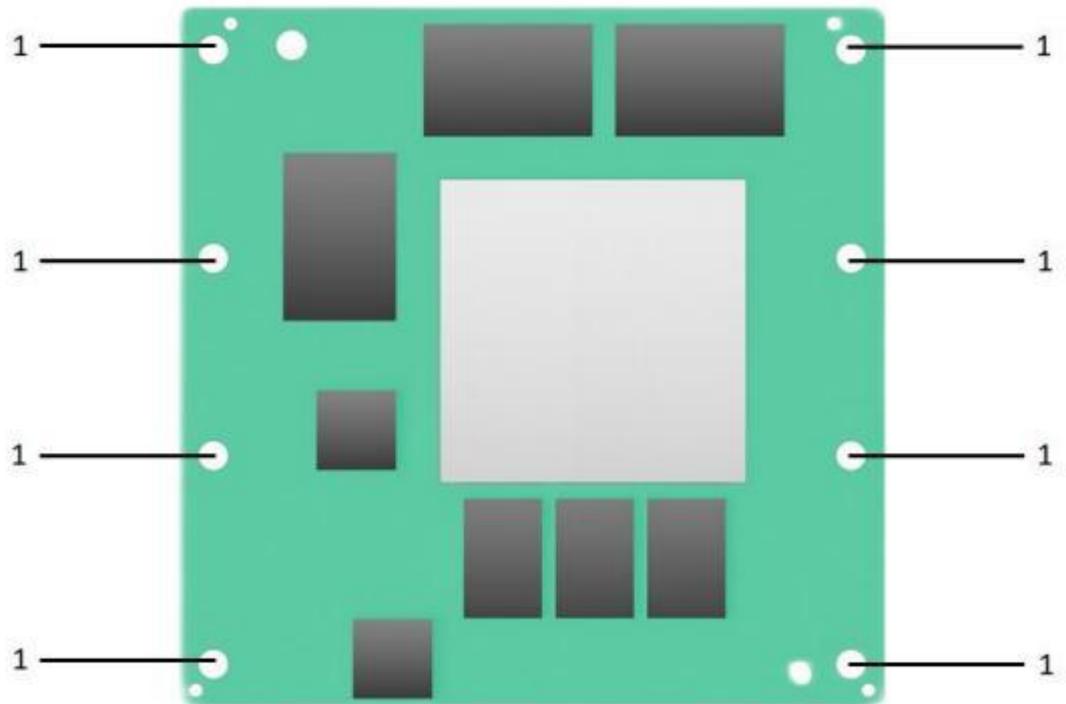


图1-2 顶部视图



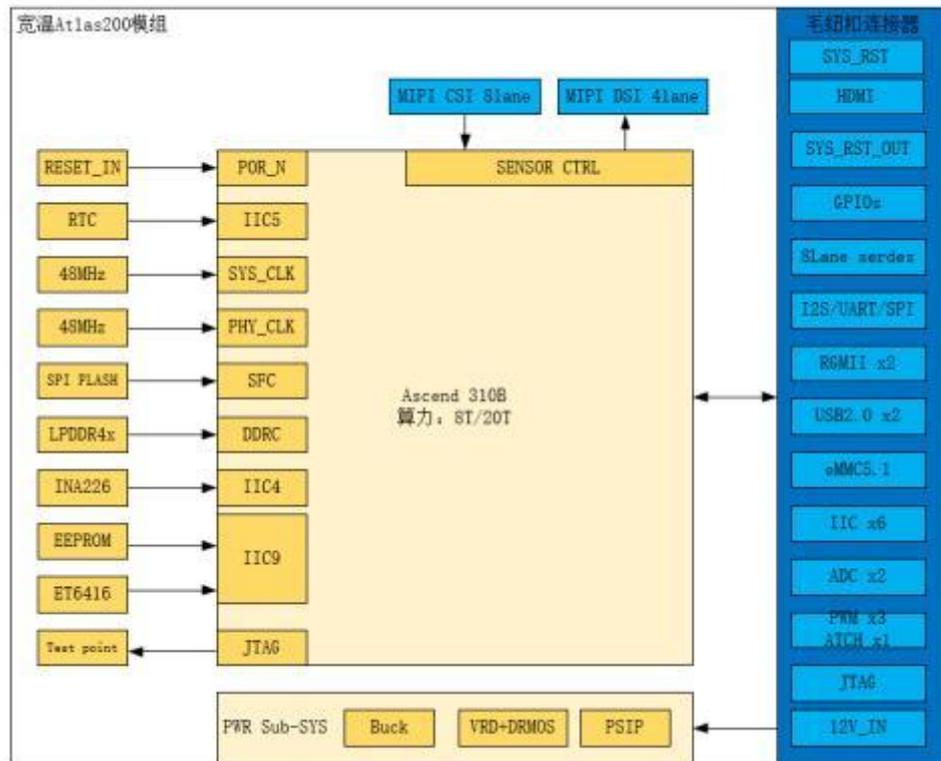
1	Atlas200I A2 ind 高可靠推理模组安装孔位/散热器预留孔位
---	--------------------------------------

1.2 系统框图

Atlas200I A2 ind 高可靠推理模组集成了完整的昇腾 310 系列 AI 处理器硬件系统，可缩短用户的研发周期，简化用户的设计。

Atlas200I A2 ind 高可靠推理模组的框图如图 1-3 所示。

图1-3 Atlas200I A2 ind 高可靠推理模组系统框图



2 产品特点

2.1 性能

- 采用高性能的国产昇腾 310 系列 AI 处理器，Atlas200I A2 ind 高可靠推理模组可提供 4TFLOPS FP16（8TOPS INT8）和 10TFLOPS FP16（20TOPS INT8）的乘加计算能力。
- 接口丰富，支持 PCIe 3.0，RGMII，USB 2.0/USB 3.0，I2C，SPI，I2S，MIPI-CSI，MIPI-DSI，HDMI，SDIO，CAN 等接口。
- 可实现高达 40 路 1080P 30fps 的视频接入。
- 支持多种规格的 H.264、H.265 视频编解码，适用于用户不同的视频处理需求。

2.2 可维护性

- 支持在线升级，方便客户进行日常维护。
- 完备的命令行管理功能，用户可以通过命令进行日常的设备管理。
- 支持资产管理功能，提供生产日期、序列号等信息，方便资产管理。

3 产品规格

3.1 基本规格

表3-1 20TOPS 硬件基本规格

特征	20TOPS 12GB 硬件规格
Board ID	0x42
AI 处理器	昇腾 310 系列 AI 处理器 <ul style="list-style-type: none">1 个 DaVinciV300 AI core，主频 1.224GHz4 个 TAISHANV200M 处理器核，主频 1.6GHz
AI 算力 ^a	<ul style="list-style-type: none">半精度（FP16）：10TFLOPS整数精度（INT8）：20TOPS
内存	<ul style="list-style-type: none">类型：LPDDR4X速率：4266Mbps支持 ECC内存：12GB位宽：96bit
存储	<ul style="list-style-type: none">内置 SPI flash，容量 64MB支持外部 MMC 接口，可支持：<ul style="list-style-type: none">eMMC5.1 颗粒，支持最高模式 HS400支持外部 SATA 接口最大可支持 4 个 SATA 3.0 接口，向下兼容 SATA 2.0 和 SATA 1.0，支持 SATA PM（SATA Port Multiplier）
编解码能力	<ul style="list-style-type: none">支持 H.264/H.265 Decoder 硬件解码，40 路 1080P (1920 x 1080) 30FPS，YUV420支持 H.264/H.265 Decoder 硬件解码，4 路 4K (3840 x 2160) 75FPS，YUV420

特征	20TOPS 12GB 硬件规格
	<ul style="list-style-type: none"> 支持 H.264/H.265 Encoder 硬件编码，20 路 1080P (1920 x 1080) 30FPS，YUV420 支持 H.264/H.265 Encoder 硬件编码，3 路 4K (3840 x 2160) 50FPS，YUV420 JPEG 解码能力 1080P (1920 x 1080) 512FPS，编码能力 1080P (1920 x 1080) 256FPS，最大分辨率：16384x16384，最小分辨率 32x32
高速接口	<ul style="list-style-type: none"> 高速 SerDes: 8lane，支持 SGMII (1.25Gbps)、1000BASE-R (1.25Gbps)、USB3.0 (5Gbps)、SATA3.0 (6Gbps)，向下兼容 SATA 2.0 (3Gbps) 和 SATA 1.0 (1.5Gbps)、PCIe Gen3 (8Gbps) 向下兼容 PCIe Gen2 (5Gbps) 和 PCIe Gen1 (2.5Gbps) 灵活可配置 RGMI: 2 个
串行总线接口	<ul style="list-style-type: none"> UART: 7 个 I2C: 7 个 SPI: 2 个 CAN: 4 个
音视频接口	<ul style="list-style-type: none"> HDMI: 1 个 MIPI-CSI: 8Lane MIPI-DSI: 4Lane I2S: 1 个
其他接口	<ul style="list-style-type: none"> eMMC: 1 个 PWM: 3 个 离散信号: 15 个
连接器	毛纽扣连接器 说明 用户可选用不同高度的毛纽扣连接器实现不同 Atlas200I A2 ind（型号：QA200S-A2）高可靠推理模组配高。
功耗	<ul style="list-style-type: none"> 工作电压: 12V 典型功耗: 25W
结构尺寸（长x宽x高）	63mmx 63mmx 8mm
净重	40g
a: 稳定提供的峰值算力。	

表3-2 软件基本规格

特征	规格
操作系统	openEuler 22.03、Ubuntu 22.04
深度学习框架	MindSpore
编译工具	CCE/CCE compiler Tool

3.2 环境条件

Atlas200I A2 ind 高可靠推理模组适用于多种工作场景，如视频监控设备、无人机、服务器等，Atlas200I A2 ind（型号：QA200S-A2）高可靠推理模组采用高规格的硬件设计，可满足严苛的工作环境。

表3-3 环境要求

环境指标	说明
温度	<ul style="list-style-type: none">工作温度：-40°C~+Tj100°C（-40°F~+Tj212°F）存储温度：-55°C~+85°C（-67°F~+185°F） 说明 Tj100°C指芯片内温度 100°C。
相对湿度（RH，无冷凝）	<ul style="list-style-type: none">工作湿度：5%~95%存储湿度：5%~95%
海拔高度	小于 5000m。1800m~5000m，海拔每升高 220m 最高温度规格降低 1°C。
环境与可靠性	符合高可靠性标准，满足 GJB150.16A、GJB150.18A。 <ul style="list-style-type: none">冲击：6 向 40g/11ms振动：a=20g，F=20Hz~2000Hz

4 接口说明

本章节简要介绍 Atlas200I A2 ind（型号：QA200S-A2）高可靠模组支持的接口，信号接口设计的内容请参见《Atlas200I A2 ind（型号：QA200S-A2）高可靠模组 硬件开发指南》。

4.1 SERDES 接口

Atlas200I A2 ind（型号：QA200S-A2）高可靠推理模组提供了灵活的片上高速 SerDes 资源，可以根据不同产品的 应用场景，配置为 GE，USB 3.0，PCIe 和 SATA 等接口。

Atlas200I A2 ind（型号：QA200S-A2）高可靠推理模组提供 2 个 SerDes Macro，共 8 个 SerDeslane，支持标准和 复用关系如下。

- GE - 1000BASE-R（1.25Gbps），SGMII（3.125Gbps/1.25Gbps，支持 2.5GE 和 GE）
- USB3.0（5Gbps）
- SATA 3.0（6Gbps），向下兼容 SATA 2.0（3Gbps）和 SATA 1.0（1.5Gbps）
- PCIe Gen3（8Gbps），向下兼容 PCIe Gen2（5Gbps）和 PCIe Gen1（2.5Gbps）

表4-1 复用关系汇总

MACRO0				MACEO1			
SERDES0	SERDES1	SERDES2	SERDES3	SERDES4	SERDES5	SERDES6	SERDES7
PCIE0	PCIE0	PCIE0	PCIE0/PCIE1	PCIE2	PCIE2	PCIE3	-
SATA0	SATA1	SATA2	SATA3	-	-	-	-
-	-	-	-	USB3.0 (Host only, USB3.0 only)	USB3.0	USB3.0 (Host only)	USB3.0 (Host only)

MACRO0				MACEO1		
-	-	-	-	xGE	-	-

4.2 RGMII 接口

Atlas200I A2 ind（型号：QA200S-A2）高可靠推理模组集成有两个 RGMII 控制器。

RGMII（Reduce GMII）是一种精简的 GMII 接口，通过参考时钟的上升下降沿都采样数据的方式，实现精简数据线和控制线的数量。该接口用 1000Mbps/100Mbps/10Mbps 的以太网 MAC 层和 PHY 层之间的以太网数据传输。

表4-2 信号定义说明

信号	类型	电压 (V)	电平类型	描述
RGMII _n _TXD ₃	I/O _{OD}	1.8	LVC MOS	RGMII 接口发送数据线
RGMII _n _TXD ₂	I/O _{OD}	1.8	LVC MOS	RGMII 接口发送数据线
RGMII _n _TXD ₁	I/O _{OD}	1.8	LVC MOS	RGMII 接口发送数据线
RGMII _n _TXD ₀	I/O _{OD}	1.8	LVC MOS	RGMII 接口发送数据线
RGMII _n _TXE _N	I/O _{OD}	1.8	LVC MOS	RGMII 接口发送使能信号
RGMII _n _TXC _{LK}	I/O _{OD}	1.8	LVC MOS	RGMII 接口发送时钟
RGMII _n _RXD ₃	I/O _{OD}	1.8	LVC MOS	RGMII 接口接收数据线
RGMII _n _RXD ₂	I/O _{OD}	1.8	LVC MOS	RGMII 接口接收数据线
RGMII _n _RXD ₁	I/O _{OD}	1.8	LVC MOS	RGMII 接口接收数据线
RGMII _n _RXD ₀	I/O _{OD}	1.8	LVC MOS	RGMII 接口接收数据线
RGMII _n _RXD _V	I/O _{OD}	1.8	LVC MOS	RGMII 接口接收数据有效指示
RGMII _n _RXC _K	I/O _{OD}	1.8	LVC MOS	RGMII 接口接收时钟

4.3 EMMC 接口

Atlas200I A2 ind（型号：QA200S-A2）高可靠推理模组提供一个 eMMC（Embedded Multi-Media Card）控制器用于处理对 eMMC 器件的命令收发、数据读写等操作。

eMMC 控制器具有以下特点：

- 支持速率：eMMC 支持的模式为 HS400（DDR 模式），最高速率要求支持 200MHz。
- 支持 Auto-tuning 功能。
- 支持 SDMA/ADMA2 方式的 DMA 传输。
- 支持命令、数据的 CRC 校验。

硬件设计中不使用管脚上拉或者悬空处理，详细信号接口如下。

表4-3 信号定义说明

信号	类型	电压 (V)	电平类型	描述
EMMC_DATA 0	I/O	1.8	LVC MOS	EMMC 数据 0
EMMC_DATA 1	I/O	1.8	LVC MOS	EMMC 数据 1
EMMC_DATA 2	I/O	1.8	LVC MOS	EMMC 数据 2
EMMC_DATA 3	I/O	1.8	LVC MOS	EMMC 数据 3
EMMC_DATA 4	I/O	1.8	LVC MOS	EMMC 数据 4
EMMC_DATA 5	I/O	1.8	LVC MOS	EMMC 数据 5
EMMC_DATA 6	I/O	1.8	LVC MOS	EMMC 数据 6
EMMC_DATA 7	I/O	1.8	LVC MOS	EMMC 数据 7
EMMC_CLK	O	1.8	LVC MOS	EMMC 时钟
EMMC_CMD	I/O	1.8	LVC MOS	EMMC 命令
EMMC_DS	I	1.8	LVC MOS	EMMC HS400 模式 STROBE 信号

4.4 USB 接口

- Atlas200I A2 ind（型号：QA200S-A2）高可靠推理模组支持 4 路 USB3.0，即 USB3.0_0~USB3.0_3。
- USB3.0_0 仅支持 USB3.0 HOST 模式，不支持 USB DEVICE 模式，不支持 USB2.0。
- USB1 支持 USB2.0 HOST+DEVICE 模式，USB3.0 HOST+DEVICE 模式。
- USB2~USB3 支持 USB2.0 HOST 模式，USB3.0 HOST 模式。

表4-4 信号定义说明

信号名称	信号方向	电平类型	描述	与 USB3.0 的对应关系
USB2.0_1_D N	I/O	CML	USB2.0 模式 差分数据线 (负)	当 SerDes5 复用为 USB3.0_1 时与 USB2.0_1 搭配
USB2.0_1_D P	I/O	CML	USB2.0 模式 差分数据线 (正)	当 SerDes5 复用为 USB3.0_1 时与 USB2.0_1 搭配
USB2.0_1_V BUS	I	LVC MOS	USB2.0_1 VBUS 线	-
USB2.0_1_O VC	I	LVC MOS	USB2.0_1 过 流信号	-
USB2.0_1_P WR_EN	O	LVC MOS	USB2.0_1 电 源控制信号	-
USB2.0_2_D N	I/O	CML	USB2.0 模式 差分数据线 (负)	当 SerDes6 复用为 USB3.0_2 时与 USB2.0_2 搭配
USB2.0_2_D P	I/O	CML	USB2.0 模式 差分数据线 (正)	当 SerDes6 复用为 USB3.0_2 时与 USB2.0_2 搭配

接口说明

- USB3.0 信号由 SerDes 配置完成，详见表 4-1。
- USB2.0 与 USB3.0 搭配关系固定。

4.5 UART 接口

UART 是 Universal Asynchronous Receiver/Transmitter 的缩写，即通用异步接收发送器，是 AMBA 的 SOC 外设，挂在 APB 总线上。UART 完成接收数据的串并转换和发送数据的并串转换。

Atlas200I A2 ind（型号：QA200S-A2）高可靠推理模组共支持 7 组 UART，详细复用关系如下表所示，硬件设计上如果 UART 接口不使用，且复用的其他功能也不使用，管脚悬空处理即可。

UART 的主要特点如下：

- 兼容 AMBA Specification，支持 APB 接口，处理总线的读写数据，配置寄存器等。
- 数据位和停止位位宽可配：数据位可配置为 5/6/7/8bit，停止位可配置为 1/2bit。
- 支持奇、偶校验方式或者无校验位。
- 传输速率编程可配。
- 支持 DMA 数据搬运方式。
- UART 发送 FIFO 深度为 64bit，宽度为 8bit；接收 FIFO 深度为 64bit，宽度为 12bit。
- 支持接收 FIFO 中断、发送 FIFO 中断、接收超时中断和错误中断可以分别进行屏蔽，产生一个组合中断（如果任意一个中断有效且没有被屏蔽则该组合中断有效）。

表4-5 信号定义说明

信号名称	类型	电压 (V)	电平类型	描述
UART0_RX	I	1.8	LVC MOS	UART0 接收数据
UART0_TX	O	1.8	LVC MOS	UART0 发送数据
UART1_RX	I	1.8	LVC MOS	UART1 接收数据
UART1_TX	O	1.8	LVC MOS	UART1 发送数据
UART2_RX	I	1.8	LVC MOS	UART2 接收数据
UART2_TX	O	1.8	LVC MOS	UART2 发送数据
UART2_RTX	O	1.8	LVC MOS	UART2 Require To Send，硬件流控信号
UART2_CTX	I	1.8	LVC MOS	UART2 Clear To Send，硬件流控信号
UART3_RX	I	1.8	LVC MOS	UART3 接收数据
UART3_TX	O	1.8	LVC MOS	UART3 发送数据
UART3_RTX	O	1.8	LVC MOS	UART3 Require To Send，硬件流控信号
UART3_CTX	I	1.8	LVC MOS	UART3 Clear To Send，硬件流控信号

信号名称	类型	电压(V)	电平类型	描述
UART6_RX	I	1.8	LVC MOS	UART6 接收数据。与 URTS3 管脚复用
UART6_TX	O	1.8	LVC MOS	UART6 发送数据。与 UCTS3 管脚复用
UART7_RX	I	1.8	LVC MOS	UART7 接收数据。与 I2S1_MCLK 管脚复用
UART7_TX	O	1.8	LVC MOS	UART7 发送数据。与 I2S0_MCLK 管脚复用
UART8_RX	I	1.8	LVC MOS	UART8 接收数据。与 I2S1_WS_TX 管脚复用
UART8_TX	O	1.8	LVC MOS	UART8 发送数据。与 I2S1_BCLK_TX 管脚复用

4.6 MIPI CSI 接口

MIPI（移动行业处理器接口）是 Mobile Industry Processor Interface 的缩写。MIPI 是 MIPI 联盟发起的为移动应用处理器制定的开放标准。CSI-2（Camera Serial Interface 2）是 MIPI 联盟定义的另一种高速接口，主要用于摄像模组和处理器之间的连接。

Atlas200I A2 ind（型号：QA200S-A2）高可靠推理模组共支持 2 个 CSI 接口，分别通过毛纽扣连接器接出，每个连接器支持 2Lane x2 或 4Lane x1，支持 MIPI DPHY、LVDS、HiSPi 接口。

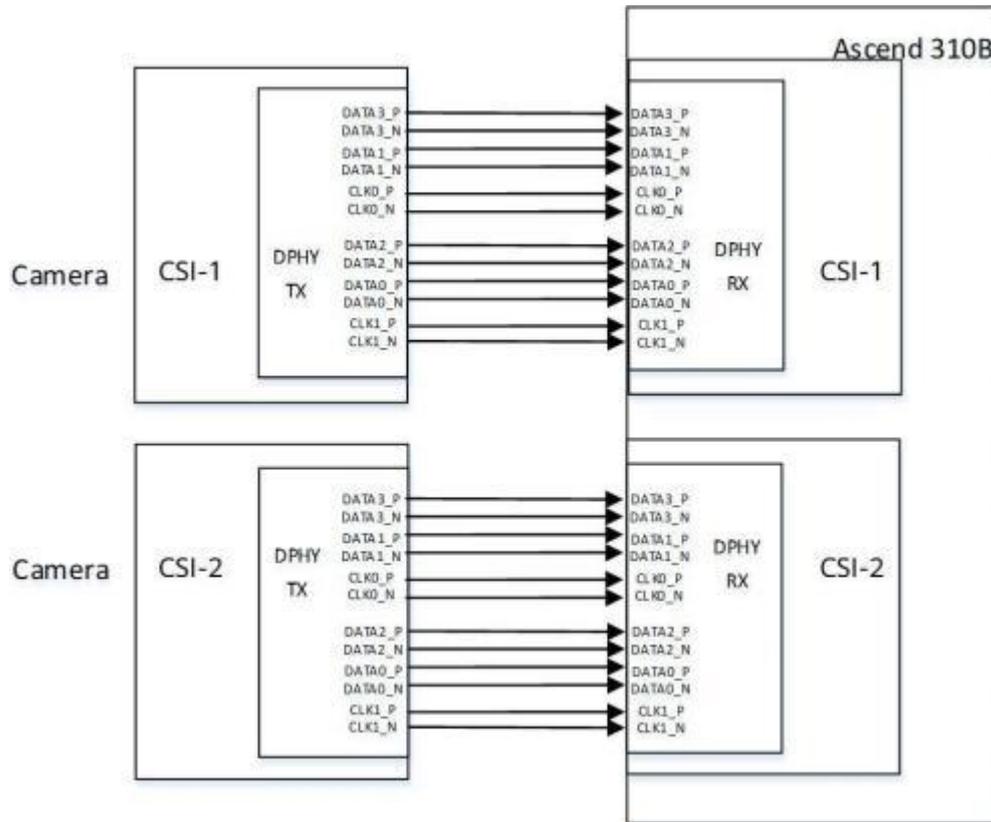
2Lane 模式使用方式：

- MIPI_CSI0_CLK0_N/P+MIPI_CSI0_D0_N/P+MIPI_CSI0_D2_N/P 或者 MIPI_CSI0_CLK1_N/P+MIPI_CSI0_D1_N/P+MIPI_CSI0_D3_N/P
- MIPI_CSI1_CLK0_N/P+MIPI_CSI1_D0_N/P+MIPI_CSI1_D2_N/P 或者 MIPI_CSI1_CLK1_N/P+MIPI_CSI1_D1_N/P+MIPI_CSI1_D3_N/P

4Lane 模式使用方式：

- MIPI_CSI0_CLK0_N/P+MIPI_CSI0_D[3:0]_N/P
- MIPI_CSI1_CLK0_N/P+MIPI_CSI1_D[3:0]_N/P

图4-1 MIPICSI 接口



4.7 MIPI DSI 接口

MIPI（移动行业处理器接口）是 Mobile Industry Processor Interface 的缩写。MIPI 是 MIPI 联盟发起的为移动应用处理器制定的开放标准。DSI-2（Display Serial Interface）接口是 MIPI 联盟定义的一种高速串行接口，主要用于处理器和显示模块之间的连接。

Atlas200I A2 ind（型号：QA200S-A2）高可靠推理模组有 1 路 MIPI DSI-2 接口 DSI，为 DPHY 接口，支持 4Lane 用于对接显示屏，详细信号定义如下。

表4-6 信号定义说明

管脚名称	类型	电压 (V)	电平类型	描述
MIPI_DSI_D0_P	O	-	LVDS	DPHY DSI 接口信号
MIPI_DSI_D0_N	O	-	LVDS	DPHY DSI 接口信号
MIPI_DSI_D1_P	O	-	LVDS	DPHY DSI 接口信号
MIPI_DSI_D1_N	O	-	LVDS	DPHY DSI 接口信号
MIPI_DSI_CK_P	O	-	LVDS	DPHY DSI 接口信号
MIPI_DSI_CK_N	O	-	LVDS	DPHY DSI 接口信号

管脚名称	类型	电压 (V)	电平类型	描述
MIPI_DSI_D2_P	O	-	LVDS	DPHY DSI 接口信号
MIPI_DSI_D2_N	O	-	LVDS	DPHY DSI 接口信号
MIPI_DSI_D3_P	O	-	LVDS	DPHY DSI 接口信号
MIPI_DSI_D3_N	O	-	LVDS	DPHY DSI 接口信号
MIPI_DSI_SCL	O	1.8	LVC MOS	DSI 接口 I2C SCL 信号
MIPI_DSI_SDA	I/O	1.8	LVC MOS	DSI 接口 I2C SDA 信号

口说明

当前硬件支持，无配套软件功能，DSI 接口视频输出二次开发能力规划中。

4.8 HDMI TX 接口

HDMI 提供了一种简单、高性能传输数字音视频数据的方式，给用户带来真正的全数字体验。

Atlas200I A2 ind（型号：QA200S-A2）高可靠推理模组支持 1 个 HDMI 接口，均支持 HDMI 2.0(High Definition Multimedia Interface)协议。

HDMI 接口具有以下功能特点：

- 支持 HDMI 2.0，向下兼容 HDMI 1.4
- 支持 RGB444、YCbCr444 输入及处理，支持 24BPP、30BPP、36BPP 模式
- Video 通路 Bypass 模式下，支持 YCbCr422、支持 YCbCr420 输入
- 支持 RGB/YCbCr4:4:4，YCbCr4:2:2，YCbCr4:2:0 数据格式输出
- YCbCr444 最大支持 24BPP，4KP60 YCbCr422、YCbCr420 最大支持 36BPP
- 支持用于 DDC 的 I2C Mastser 接口

HDMI 接口信号定义如下。

表4-7 信号定义说明

信号名称	方向	电压 (V)	电平类型	描述
HDMI 0_TX0_P	O	-	LVDS	HDMI0 TX 通道 0 串行差分信号正极
HDMI 0_TX0_N	O	-	LVDS	HDMI0 TX 通道 0 串行差分信号负极
HDMI 0_TX1_P	O	-	LVDS	HDMI0 TX 通道 1 串行差分信号正极
HDMI 0_TX1_N	O	-	LVDS	HDMI0 TX 通道 1 串行差分信号负极

信号名称	方向	电压 (V)	电平类型	描述
HDMI 0_TX2_P	O	-	LVDS	HDMI0 TX 通道 2 串行差分信号正极
HDMI 0_TX2_N	O	-	LVDS	HDMI0 TX 通道 2 串行差分信号负极
HDMI 0_TXC_P	O	-	LVDS	HDMI0 TX 差分像素时钟正极
HDMI 0_TXC_N	O	-	LVDS	HDMI0 TX 差分像素时钟负极
HDMI 0_HOTPLUG	I	1.8/3.3 /5	LVCMO S	HDMI0 接口热插拔检测信号
HDMI 0_CEC	I/O	1.8/3.3 /5	LVCMO S	HDMI0 接口消费类电子控制 (Consumer Electronic Control) 通道信号。为满足协议在 IO powerdown 时小于 1.8uA 要求，需要串联 27kΩ 电阻
HDMI 0_SDA	I/O	1.8/3.3 /5	LVCMO S	HDMI0 DDC (Display Data Channel) 数据/地址信号
HDMI 0_SCL	O	1.8/3.3 /5	LVCMO S	HDMI0 DDC (Display Data Channel) 时钟信号

口说明

当前硬件支持，无配套软件功能，桌面操作系统及 HDMI 接口图片或视频输出能力规划中。

4.9 I2S 接口

Atlas200I A2 ind（型号：QA200S-A2）高可靠推理模组的 I2S (Inter-IC Sound) 为音频数据传输协议，由 Philips 制定。它采用了沿独立的导线传输时钟与数据信号的设计，通过将数据和时钟信号分离，避免了因时差诱发的失真。

Atlas200I A2 ind（型号：QA200S-A2）高可靠推理模组提供 1 个通用 I2S 口（与 Uart 和 SPI 复用）。

I2S 接口有以下特点：

- 支持标准接口协议
- 1 个通用 I2S 在 I2S 模式下支持 Master 模式
- 能以 TDM128、TDM256 模式传输数据，两种模式下只能作为 Master 传输数据
- 在 I2S 模式下支持 48/96/192K 采样率，在 TDM 模式下支持 48K 采样率
- 只能以 I2S 模式传输数据，Master 模式均支持 8/16/32/48/96/192K 采样率

表4-8 信号定义说明

信号名称	方向	电平类型	电压 (V)	描述
I2S1_LRCK	O	LVC MOS	1.8	I2S 发送左右声道选择信号/PCM 发送帧同步信号
I2S1_BCLK	O	LVC MOS	1.8	I2S/PCM 串行时钟
I2S1_MOSI	O	LVC MOS	1.8	I2S/PCM 串行数据输出
I2S1_MISO	I	LVC MOS	1.8	I2S/PCM 串行数据输入
I2S1_MCLK	O	LVC MOS	1.8	I2S/PCM 主时钟， 可以作为音频 CODEC 的工作时钟

4.10 I2C 接口

Atlas200I A2 ind（型号：QA200S-A2）高可靠推理模组共支出 6 组 I2C 接口， 1 组 SMBUS 接口， 4 组 MIPI_CSI_I2C 接口， 1 组 MIPI_DSI_I2C 接口， 1 组 HDMI_I2C 接口。

4.11 SPI 接口

SPI（Serial Peripheral Interface）控制器， 可以作为一个主设备与外部的设备来进行同步串行通信， 主要应用于外接触摸屏、SD 卡、WIFI 和 TPM 等。

Atlas200I A2 ind（型号：QA200S-A2）高可靠推理模组共支出 2 组 SPI 接口（其中一路与 Uart、IIS 复用）。

SPI 接口具有以下特性：

- 支持串行主设备操作。
- 提供 2 个 SPI 控制器。
- 支持可编程数据传输速率， 传输速率配置范围为（ $8 \leq N \leq 65534$ ， 偶数）， 最高传输速率 25MHz。
- 支持 MSTR/SLV 操作， 静态切换， 在 MSTR 模式下， 每个 SPI 控制器支持最大 4 个 Slave。
- 支持接口时钟频率可编程。
- 收/发为分开的宽、深度为 64 的 FIFO（发送 FIFO 和接收 FIFO 各一个）， 支持 FIFO 禁止或使能。
- 串行数据序列为先 MSB， 后 LSB。
- 支持三种帧格式： Motorola SPI、 National Microwire、 TI SSP。
- 支持各种帧格式静态切换。

- 数据帧大小可编程：4bit~32bit。
- 支持每个片选的有效极性可配置。
- 支持一个组合中断连接到中断控制器，中断类型包括：接收 FIFO 中断、发送 FIFO 中断、传输冲突中断。
- 支持初始中断状态查询和屏蔽后中断状态查询。
- 支持关断 SPI 接口时钟以节省功耗。
- 内部提供环回测试模式。
- Motorola SPI 帧格式时，串行时钟相位可配置；SPI 传输时数据跟时钟的关系支持软件可配。

5 软硬件兼容性

关于操作系统以及硬件的详细信息，请联系技术支持。

须知

如果使用非兼容的部件，可能造成设备异常，此故障不在技术支持和保修范围内。

6 通过的认证

表6-1 通过的认证

序号	国家/地区	认证	标准
1	Europe	RoHS	EN 50581: 2012

A 缩略语

A.1 A-E

A

AI	人工智能 (Artificial Intelligence)
-----------	--------------------------------

B

BTB	板对板连接器 (Board to Board Connector)
------------	-----------------------------------

E

ECC	错误检查和纠错技术 (Error Checking and Correcting)
eMMC	嵌入式多媒体卡 (Embedded Multimedia Card)

A.2 F-J

F

FLOPS	每秒浮点运算次数 (Floating-point Operations Per Second)
--------------	---

I

I2C	内部整合电路 (Inter-integrated Circuit)
I2S	集成电路内置音频总线 (Integrated Interchip Sound)

A.3 K-O

L

LPDDR	低功耗双倍速 (Low-power Double Data Rate)
--------------	-------------------------------------

A.4 P-T

P

PWM	脉冲宽度调制 (Pulse-width Modulation)
PCIe	快捷外围部件互连标准 (Peripheral Component Interconnect Express)

R

RGMI	精简的千兆比媒介独立接口 (Reduced Gigabit Media Independent Interface)
-------------	--

S

SPI	串行外设接口 (Serial Peripheral Interface)
------------	--------------------------------------

T

TFLOPS	每秒万亿次的浮点运算 (teraFLOPS)
---------------	------------------------

A.5 U-Z

U

UART	通用异步收发传输器 (Universal Asynchronous Receiver/transmitter)
USB	通用串行总线 (Universal Serial Bus)